

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : **04-054826**

(43)Date of publication of application : **21.02.1992**

---

(51)Int.Cl. **H02J 1/00**

---

(21)Application number : **02-161779** (71)Applicant : **NEC CORP**

(22)Date of filing : **20.06.1990** (72)Inventor : **YAMADA KOJIRO**

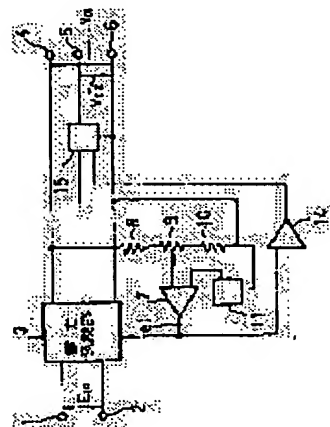
---

## **(54) POWER SUPPLY OUTPUT CIRCUIT**

(57)Abstract:

**PURPOSE:** To facilitate setting of a reference voltage for prescribing sequences of main output and suboutput by turning the suboutput ON/OFF in response to abrupt variation of output from an error amplifier being employed in feedback control of the main output.

**CONSTITUTION:** When power is thrown in and the output voltage V01 reaches a predetermined level, output voltage from an error amplifier 7 goes abruptly to some level and a feedback control is carried out so that the voltage V01 at an output terminal 4 will be constant. The abrupt variation is detected through a voltage detector 14 and a power supply 15 functions to rise the output voltage V02 at terminal 5 with a lag. In other words, the output voltage V02 rises when the output e1 exceeds the reference voltage of the voltage detector 14. Upon interruption of power supply, output voltage at the terminal 4 can not be maintained constant even through the feedback control and the output of the error amplifier 7 varies abruptly when a stable output range is exceeded. The voltage detector 14 detects the abrupt variation and turns the power supply 15 OFF thus falling the output voltage.



---

## **LEGAL STATUS**

[Date of request for examination]

[Date of sending the examiner's  
decision of rejection]

[Kind of final disposal of application  
other than the examiner's decision of  
rejection or application converted  
registration]

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A) 平4-54826

⑬ Int. Cl.<sup>5</sup>

H 02 J 1/00

識別記号

3 0 6 K

庁内整理番号

7251-5G

⑭ 公開 平成4年(1992)2月21日

審査請求 未請求 請求項の数 1 (全4頁)

⑮ 発明の名称 電源出力回路

⑯ 特 願 平2-161779

⑰ 出 願 平2(1990)6月20日

⑱ 発 明 者 山 田 宏 二 郎 東京都港区芝5丁目7番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号

⑳ 代 理 人 弁理士 柳 川 信

明 細 書

1. 発明の名称

電源出力回路

2. 特許請求の範囲

(1) 第1及び第2の出力電圧を送出する電圧送出手段と、前記第1の出力電圧の基準電圧に対する誤差電圧を検出する誤差電圧検出手段と、この誤差電圧に応じて前記第1の出力電圧を制御する出力電圧制御手段と、前記誤差電圧が所定電圧範囲外の値となったとき前記第2の出力電圧を断とする電圧制御手段とを有することを特徴とする電源出力回路。

3. 発明の詳細な説明

技術分野

本発明は電源出力回路に関し、特に多電源出力を有し、それら出力の立上り及び立下りにシーケンスをもつ電源出力回路に関する。

従来技術

一般に、2種類の電源を必要とする回路等では、

回路上のバイアス保持のため、2つの電源のオン／オフにシーケンスを規定する必要がある場合がある。例えば、低電圧と高電圧とがあり、それらの高低関係を常に保持し、電流の逆流防止、回路の誤動作からの保護を必要とする回路がある。また、電源投入時等の回路イニシャライズ上、電圧の立上り順序の規定が必要な場合がある。

従来、この種の電圧シーケンスを規定するための電源出力回路は、先に立上る方の出力電圧を監視し、その出力電圧がある電圧値に達したことを検出し、その検出出力によって、後からオンさせる方の出力電圧の電源回路を駆動して立上らせていた。そして、オフさせる時はその逆の動作を行うことにより、出力電圧の立上り及び立下りのシーケンスを規定していた。

その従来の電源出力回路について第3図を用いて説明する。第3図は従来の電源出力回路の構成を示す回路図である。

図において、端子1及び2は電源入力端子であり、これら端子1-端子2間に入力電圧E<sub>in</sub>が印

加される。その入力電圧  $E_{in}$  を入力とする電力変換部 3 は端子 4 - 端子 6 (グランド) 間に主出力である出力電圧  $V_{01}$  を、端子 5 - 端子 6 間に副出力である出力電圧  $V_{02}$  を出力するものである。なお、出力電圧  $V_{01}$  の立上り後に出力電圧  $V_{02}$  が立上り、出力電圧  $V_{02}$  の立下り後に出力電圧  $V_{01}$  が立下るようにシーケンスが規定されているものとする。

また、誤差増幅器 7 は分圧抵抗 8 ~ 10 を介して端子 4 - 端子 6 間の出力電圧  $V_{01}$  について、基準電源 11 からの基準電圧に対する誤差を検出し、その出力 16 により電力変換部 3 にフィードバックをかけている。つまり、このフィードバック制御により、端子 4 - 端子 6 間の出力電圧  $V_{01}$  を一定に保持しているのである。

さらにまた、上述のシーケンスを実現するため、電圧検出器 14 は分圧抵抗 12 及び 13 を介して端子 4 - 端子 6 間の出力電圧  $V_{01}$  を監視している。そして、出力電圧  $V_{01}$  が基準電源 11 からの基準電圧より高い場合は電圧検出器 14 から出力 17

が送出され、電源回路 15 をオンとし、低い場合は出力 17 が送出されず、電源回路 15 をオフするように制御がなされるのである。これにより、出力電圧  $V_{01}$  と出力電圧  $V_{02}$  とにシーケンスが規定されるのである。

次に、第 3 図の電源出力回路の動作について第 4 図の波形図を用いて説明する。図において、先に立上る電圧 (端子 4 の出力電圧) を電圧検出器 14 が基準電源 11 による基準電圧  $V_s$  と比較し、端子 4 の出力電圧がその基準電圧に達したとき、遅れて立上る電圧 (端子 5 の電圧) を発生する電源回路 15 を駆動する。これにより、端子 5 の出力電圧は端子 4 の出力電圧より遅れて立上ることとなる (①)。

一方、電源オフの場合は、端子 4 の電圧が下り始め電圧検出器 14 の基準電圧以下に低下したとき、逆に電源回路 15 がオフとなるので端子 5 の電圧は下り始める (②)。この立下りにおいて、端子 4 の出力電圧の立下りより早く立下るように電源回路 15 の時定数等を設定しておけば、端子

5 の出力電圧は端子 4 の出力電圧に比べて立上り時は遅く立下り時は早くなるようにシーケンスを規定できるのである。

しかし、上述した従来の電源出力回路においては、端子 4 の出力電圧を監視して上述のような制御を行っているため、端子 5 の出力電圧の立上りは端子 4 の立上り中、立下りは立下り中となるように電圧検出器 14 の検出電圧を正確に設定しなければならず、その設定が困難であるという欠点があった。

#### 発明の目的

本発明は上述した従来の欠点を解決するためになされたものであり、その目的はシーケンスを規定するための基準電圧の設定が容易な電源出力回路を提供することである。

#### 発明の構成

本発明による電源出力回路は、第 1 及び第 2 の出力電圧を送出する電圧送出手段と、前記第 1 の出力電圧の基準電圧に対する誤差電圧を検出する誤差電圧検出手段と、この誤差電圧に応じて前記

第 1 の出力電圧を制御する出力電圧制御手段と、前記誤差電圧が所定電圧範囲外の値となったとき前記第 2 の出力電圧を断とする電圧制御手段とを有することを特徴とする。

#### 実施例

次に、本発明について図面を参照して説明する。

第 1 図は本発明による電源出力回路の構成を示す回路図であり、第 3 図と同等部分は同一符号により示されている。

図において、1 及び 2 は電源入力端子、4 及び 5 は電圧出力端子、6 はグランド端子である。3 は出力電圧を安定化する電力変換部、7 は端子 4 の出力電圧を安定化すべくフィードバック制御を行う誤差増幅器である。11 は基準電源、8、9 及び 10 は分圧抵抗、14 は電圧検出器、15 は端子 5 の出力電圧を安定化する電源回路である。本実施例においては、誤差増幅器 7 の出力  $e_1$  に応じて電源回路 15 を制御するように構成されている。

かかる構成において、電源投入時には第 2 図に

示されているように出力電圧  $V_{01}$  が徐々に立上っていくが、規定の出力電圧値に達するまでは、誤差増幅器 7 の出力は飽和している。その後、出力電圧  $V_{01}$  が規定の電圧値に達した時、誤差増幅器 7 の出力電圧は急激にある電圧となって出力端子 4 の出力電圧  $V_{01}$  を一定とすべく、フィードバック制御がなされる。その急激な変化を電圧検出器 14 が検出し、電源回路 15 を動作させることにより端子 5 の出力電圧  $V_{02}$  が遅れて立上る (①)。すなわち、出力  $e1$  が電圧検出器 14 における基準電圧を越えたとき出力電圧  $V_{02}$  が立上るのである。

一方、電源切断時はフィードバック制御によっても端子 4 の出力電圧を一定に維持できなくなり、出力安定領域範囲をこえたとき、誤差増幅器 7 の出力は、やはり急激に変化する。その急激な変化を電圧検出器 14 が検出することにより、電源回路 15 をオフし、立下らせる (②)。

つまり、本実施例においては、主出力の誤差増幅器 7 の出力電圧を検出し、その電圧値が所定電圧範囲外となったとき、すなわち急激に変化した

とき、副出力の出力電圧のオン／オフを行うことにより、正確に主出力電圧と副出力電圧とのシーケンスを守っているのである。さらにこの場合、誤差増幅器 7 の出力電圧、すなわち増幅された結果を、電圧検出器 14 によって検出すれば良いため、電圧検出器 14 の基準電圧を精密に設定する必要がなく、その設定が容易になるのである。

#### 発明の効果

以上説明したように本発明は、主出力のフィードバック制御に用いる誤差増幅出力の急激な変化に応じて副出力のオン／オフを行うことにより、主出力と副出力とのシーケンスを規定する基準電圧を容易に設定できるという効果がある。

#### 4. 図面の簡単な説明

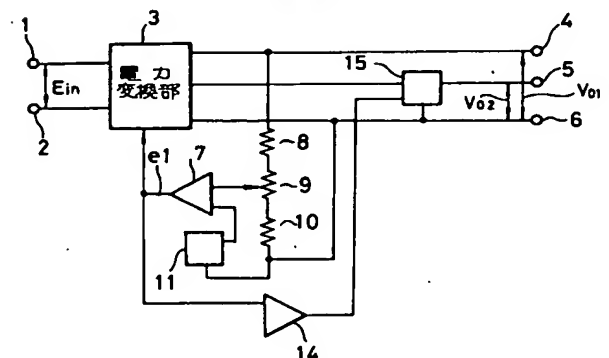
第 1 図は本発明の実施例による電源出力回路の構成を示す回路図、第 2 図は第 1 図の動作を示す波形図、第 3 図は従来の電源出力回路の構成を示す回路図、第 4 図は第 3 図の動作を示す波形図である。

#### 主要部分の符号の説明

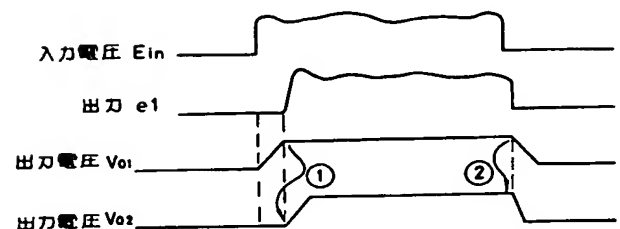
- 3 …… 電力変換部
- 7 …… 誤差増幅器
- 11 …… 基準電源
- 14 …… 電圧検出器
- 15 …… 電源回路

出願人 日本電気株式会社  
代理人 弁理士 柳川 信

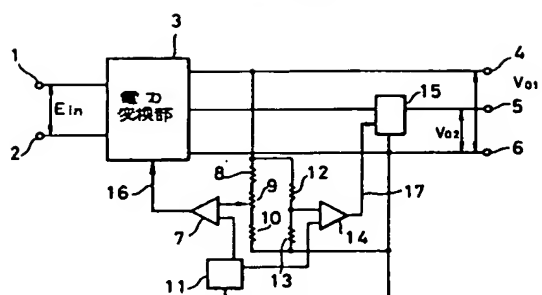
第 1 図



第 2 図



第3図



第4図

